

JPEG 图像压缩算法的 IP 核设计

王镇道,陈迪平,文康益

(湖南大学 应用物理系,湖南 长沙 410082)

(loneystar@163.com)

摘要:以基于矩阵分解的二维 DCT 算法为基础,设计了 JPEG 图像压缩算法的 IP 核,并用 Verilog-HDL 语言对各模块和整个 IP 核进行了 RTL 级描述和仿真,实验结果验证了设计的正确性。

关键词:JPEG;2D-DCT;IP 核;图像压缩

中图分类号:TP391.41 **文献标识码:**A

IP core design of JPEG image compression algorithm

WANG Zhen-dao, CHEN Di-ping, WEN Kang-yi

(Department of Applied physics, Hunan University, Changsha Hunan 410082,China)

Abstract: The IP Core of JPEG Image compression algorithm was designed based on the 2-D DCT algorithm adopting the matrix decomposition. The IP Core and all of the modules were described and simulated by Verilog-HDL language at RTL level. Experiment results show that the design of the proposed method is validated.

Key words: JPEG; 2D-DCT; IP core; image compression

0 引言

以网络通信、软件和微电子技术为主要标志的信息产业的快速发展,不仅推动了信息的传输媒介、传输技术和传输手段的变革,同时也使通信的内容从文字、语言转向高清晰图像、动画和实时视频信息。日常生活的许多领域也都用计算机来把许多类复杂信息转化为图像。因为通常图像的容量很大,图像的广泛应用对图像的存储和传输提出巨大挑战。一幅分辨率为 1024×1024 的 24 位图像要占用 3MB,用这种分辨率存储 1 分钟长度的电影需要 4320MB。因此,有限的存储容量和传输带宽不能直接对图像进行存储与传输,而需要先对图像进行压缩。图像压缩技术是数字时代的产物和重要组成部分,它的进步对整个社会的数字化和信息化都有着不可估量的推进作用。在众多静态图像压缩算法中,JPEG 压缩算法因其优异的压缩性能逐步成为了存储和传输压缩图像的主要工具^[1],在压缩比为 0.5 甚至更低时仍能保持较高画质。

到目前为止,国内外在 JPEG 的 VLSI 结构方面做了大量研究。如早期的 C-Cube 公司 JPEG 解码芯片 CL550 和文献^[2]提出了一种 DSP 处理器和 DCT 专用处理器相结合的结构,但它们在 DCT 结构或总线结构上存在局限。

本文设计了基于 DCT 的 JPEG 有损压缩算法的软 IP 核 (IP Core),特别是对 JPEG 压缩的核心算法——DCT 算法及其 VLSI 结构做了详细分析和设计,并给出了仿真结果。结果表明,本文中采用的基于矩阵分解和查表的 DCT 算法在处理速度等方面优于传统的间接方法(行列方法);而且,只需对 IP 核做很小的改动即可将 DCT 模块应用到同样需要 DCT 变换的 MPEG 和 H.261 等算法的芯片设计中。

1 JPEG 压缩算法的模块设计

JPEG 算法的基本过程为:先对图像样本(8 bit 精度)进行彩色空间变换和直流位移,接下来分别对亮度和色差信号进行 DCT 变换、均匀量化,再分别对 DC 部分进行 DPCM 编码和 Huffman 编码,对 AC 部分进行 Z 形扫描、VLC 编码和 Huffman 编码,最终得到图像样本压缩后的比特流。

由于进行彩色空间变换、直流位移、Z 形扫描和均匀量化部分相对比较简单,本文不再赘述。下面介绍其他各模块的设计。

1.1 二维 DCT 变换

离散余弦变换是一种正交变换,实现从时域到频域的转换,从而去掉时域中数据的相关性,使变换后系数的能量相对集中,有利于量化后对变换系数采用游程编码和 Huffman 编码,实现数据压缩。在 JPEG 中, 8×8 DCT 变换公式为:

$$Y(u, v) = \frac{\mu(u) \times \mu(v)}{4} \sum_{i=0}^7 \sum_{j=0}^7 x(i, j) \cos \frac{(2i+1)u\pi}{16} \cos \frac{(2j+1)v\pi}{16} \quad (1)$$

传统的二维 DCT 采用间接方法实现。根据式(1)可知:二维 8×8 的 DCT 可以转化为 16 次一维 DCT。方法为先对 8×8 图像块的 8 行分别作一维 DCT,再对图像块的 8 列作 8 次一维 DCT。这种方法所对应的硬件结构一般包括有限状态机、一维 DCT 处理单元和转置存储器三个部分。由于其算法简单,控制方便,芯片布局布线规整,很多视频处理芯片都采用了这种结构。但是速度较慢,可测试性较低,不适合高速的实时应用^[3]。

由式(1)可知,二维 DCT 是一个可分离的二重求和,可以把二维 DCT 分解成两个一维的 DCT:

$$y(u, v) = \sqrt{\frac{2}{N}} \sum_{i=0}^{N-1} c(u) z(v, i) \cos \frac{(2i+1)u\pi}{2N} \quad (2)$$

$$z(v, i) = \sqrt{\frac{2}{N}} \sum_{j=0}^{N-1} c(v) x(i, j) \cos \frac{(2j+1)v\pi}{2N} \quad (3)$$

令 $C(i, j) = K \times \cos \left[\frac{(2j+1)i\pi}{2N} \right]$

式中: $K = \begin{cases} \sqrt{\frac{1}{N}}, & i = 0 \\ \sqrt{\frac{2}{N}}, & i \neq 0 \end{cases}$

则式(2)、(3)可以表示为矩阵形式:

$$Y = CZ \quad (4)$$

$$Z = XC^T \quad (5)$$

C 为系数矩阵:

$$C = \begin{bmatrix} a & a & a & a & a & a & a & a \\ b & d & e & g & -g & -e & -d & -b \\ c & f & -f & -c & -c & -f & -f & c \\ d & -g & -b & -e & e & b & g & -d \\ a & -a & -a & a & a & -a & -a & a \\ e & -b & g & d & -d & -g & b & -e \\ f & -c & c & -f & -f & c & -c & f \\ g & -e & d & -b & b & -d & e & -g \end{bmatrix}$$

其中:

$$[a \ b \ c \ d \ e \ f \ g] = \frac{1}{2} \left[\cos \frac{0\pi}{16} \cos \frac{\pi}{16} \cos \frac{2\pi}{16} \cos \frac{3\pi}{16} \cos \frac{5\pi}{16} \cos \frac{6\pi}{16} \cos \frac{7\pi}{16} \right]$$

由式(4)、(5)可知,二维 DCT 可以通过两次矩阵乘法得到,并且只需要存储一个系数矩阵 C 或 C^T,就可以通过转置求出另外一个系数矩阵。因此,可以通过矩阵乘法与查找系数表的方法实现二维 DCT。

同时,注意到 C^T 的偶数列为偶对称,奇数列为奇对称,因此可以把 Z 分成偶数列和奇数列来计算。

$$[Z_{K0}, Z_{K2}, Z_{K4}, Z_{K6}] = [X_{K0} + X_{K7} + \dots + X_{K3} + X_{K4}] \cdot \begin{bmatrix} a & c & a & f \\ a & f & -a & -c \\ a & -f & -a & c \\ a & -c & a & -f \end{bmatrix} \quad (6)$$

$$[Z_{K1}, Z_{K3}, Z_{K5}, Z_{K7}] = [X_{K0} - X_{K7} - \dots - X_{K3} - X_{K4}] \cdot \begin{bmatrix} b & d & e & g \\ d & -g & -b & -e \\ e & -b & g & d \\ g & -e & d & -b \end{bmatrix} \quad (7)$$

根据式(6)、(7)可以得到如图 1 所示的一维 DCT 结构。

常数 ±a ~ ±g 存放在图 1 中所示的循环移位寄存器 S 中,在每个时钟周期寄存器 S 循环右移,移位输出常数 U,前级加/减器轮流切换计算 X_{kj} ± X_{k(n-1-j)},补码乘法器计算 V = U × [X_{kj} ± X_{k(n-1-j)}],后级加法器计算 (V1 + V2) + (V3 + V4)。计算结果 Z_{K0} ~ Z_{K7} 以串行方式输出到转移存储器中。

第二级 DCT 变换采用 Y = CZ 来计算。同理,注意到 C 的偶数行为偶对称,奇数行为奇对称。因此我们把 Y 分成偶数行和奇数行来计算。计算思路同第一级 DCT 一样,区别在于 Z 需要逐列输入。当第一级 DCT 完成一个 8 × 8 像素的 1D-DCT 变换后,第二级 DCT 就开始从转移存储器中逐列读取

1D-DCT 的变换结果进行 2D-DCT 变换,同时第一级 DCT 可以开始下一次 1D-DCT 变换。这种流水线结构可以使 2D-DCT 的运算速度提高一倍^[4]。

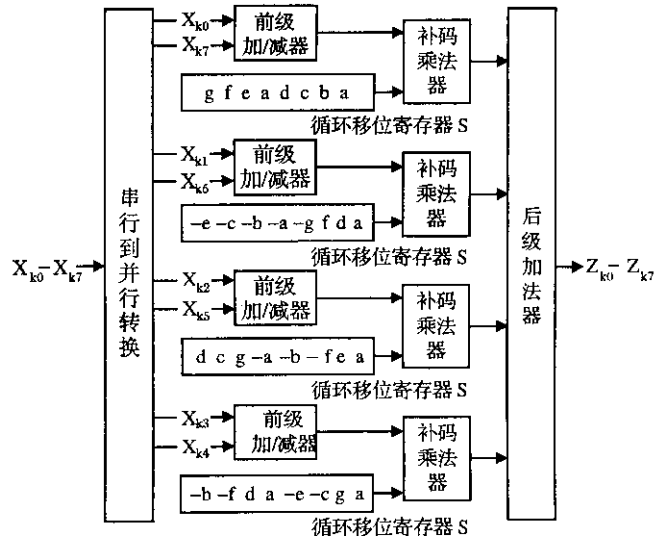


图 1 一维 DCT 结构框图 (K = 0 ~ 7)

仿真所用的样本数据如下所示:

139	144	149	153	155	155	155	155
144	151	153	156	159	156	156	156
150	155	160	163	158	156	156	156
159	161	162	160	160	159	159	159
159	160	161	162	162	155	155	155
161	161	161	161	160	157	157	157
162	162	161	163	162	157	157	157
162	162	161	161	163	158	158	158

以上是对样本数据进行直流位移、二维 DCT 变换和 Z 形扫描后的仿真结果。

1.2 AC 系数游程编码

由于量化后的 63 个 AC 系数中很多为 0 值,采用 0 值游程编码算法可以压缩 AC 系数的编码。因为 DCT 变换后系数对应的频率从左上角往右下角逐渐增加,对 DCT 系数按“之”字形扫描可以增加 0 值行程。由于 Z 形扫描只需把 DCT 变换后的数据通过固定硬件连线的方法重新排序即可实现,这里不再介绍。

在 0 值行程编码中,0 值不给编码,而是把相邻的一串 0 值和后邻的一个非 0 值系数组成一个数组,用一对符号(符号 1 和符号 2)表示。其中,符号 1 表示行程和位数,符号 2 表示非 0 系数的幅值。由于篇幅有限,本文未给出仿真波形。

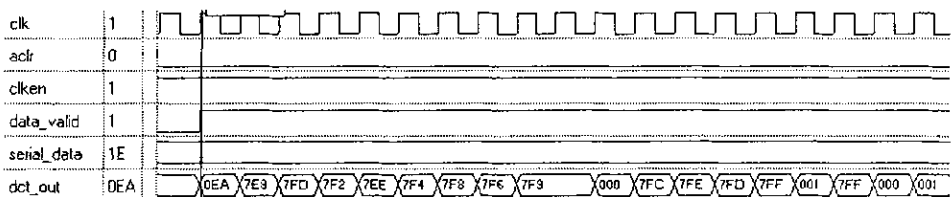


图 2 2-D DCT 的仿真结果

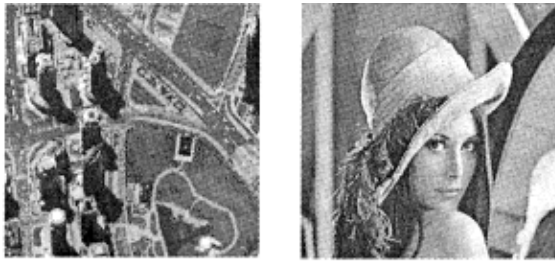
1.3 Huffman 编码

Huffman 编码属于熵编码,是 JPEG 中实现数据压缩的重要组成部分。其基本过程是:1) 选择并产生适当的符号; 2) 统计单个符号的发生概率; 3) 生成编码树,分配码字,建立码表(包括编码表和解码表); 4) 查表编码,生成码流文件。

由于在实际应用电路中,单个符号发生概率的统计十分繁琐,一般直接采用 JPEG 推荐的 Huffman 编码表^[5]。本文也是如此,因此省去了符号的统计逻辑和码表的生成逻辑,设计的

硬件逻辑实现符号的生成,以此符号作为码表的地址,以查表方式取得该符号对应的 Huffman 码字及其码长。硬件实现的原理见图 3。对亮度分量的 AC 系数的编码仿真如图 4 所示。其中,mode 端口选择进行编码的种类(如是选择 DC 系数的亮度、色度和 AC 系数的亮度、色度四种方式之一),n 端口是数据输入端口,enc_die 是数据输入有效端,enc_do 端口是数据输出端口,enc_doe 端口是输出数据有效端,enc_busy 端口是忙标志,r_s、dec_di 是仿真的中间变量。(下转第 1080 页)

本文方法的停止时间停止时其峰值信噪比都是接近最优的。



(a) 光学遥感图 (shanghai图) (b) lena图
图 1 样本图像

参考文献:

[1] 高鑫, 刘来福, 黄海洋. 基于 PDE 与几何曲率流驱动扩散的图像分析与处理[J]. 数学进展, 2003, 32(3): 285-294

[2] WEICKERT J. A Review of Nonlinear Diffusion Filtering[R]. Scale-Space Theory in Computer Vision, Lecture Notes in Computer Science, Berlin: Springer, 1997. 3-28.

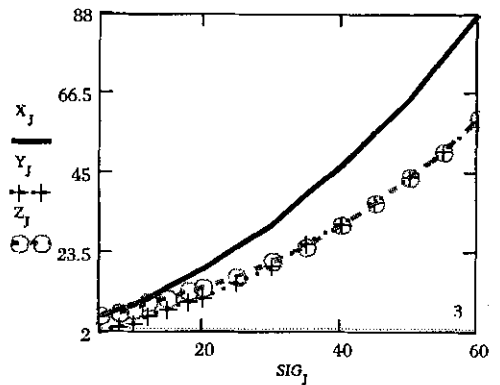
[3] PERONA P, MALIK J. Scale-space and edge detection using anisotropic diffusion [J]. IEEE Transaction on Pattern Analysis and Machine Intelligence, 1990, 12(7): 629-639.

[4] MR'AZEK P. Selection of Optimal Stopping Time for Nonlinear Diffusion Filtering [A]. Scale-Space and Morphology in Computer Vision[C]. Third International Conference. Vancouver, Canada, Scale-Space 2001. 290-298.

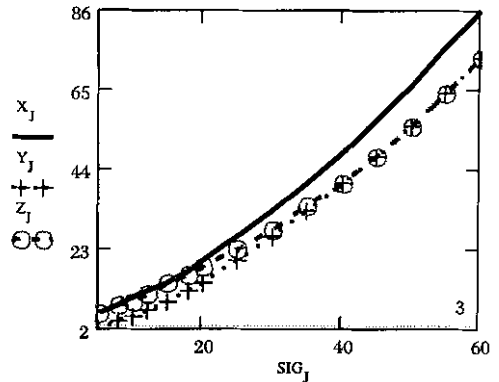
[5] CATT'E F, LIONS PL, MOREL JM, et al. Image selective smoothing and edge-detection by nonlinear diffusion[J]. SIAM Journal on Numerical Analysis, 1992, 29(1):182-193.

[6] DOLCETTA IC, FERRETTI R. Optimal stopping time formulation of adaptive image filtering[M]. Applied Mathematics and Optimization, 2000.

[7] SPORRING J, WEICKERT J. Information measures in scale-spaces [J]. IEEE Transactions on Information Theory, 1999, 45(3):1051-1058.



trace 1 最小相关系数准则的停止时间
++ trace 2 最优峰值信噪比的停止时间
⊙ trace 3 本文方法的停止时间
(a) 非线性模型中不同准则对应的最优停止时间 (shanghai图)



trace 1 最小相关系数准则的停止时间
++ trace 2 最优峰值信噪比的停止时间
⊙ trace 3 本文方法的停止时间
(b) 非线性模型中不同准则对应的最优停止时间 (lena图)

图 2 结果曲线图

(上接第 1077 页)

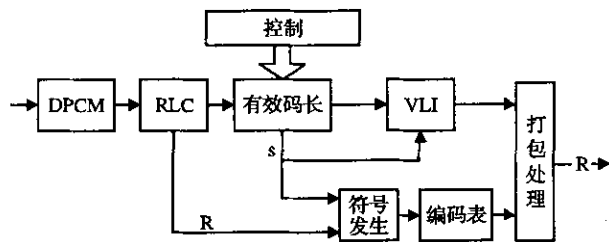


图 3 Huffman 编码原理

对基于矩阵分解的二维 DCT 算法做了详细分析,提出了相应的硬件结构,并对整个 JPEG 图像压缩算法进行了完整的 RTL 描述,获得了较传统方法更高的处理速度。各模块已在 FPGA 上通过验证。FPGA 芯片采用的是 Xilinx 公司 Virtex2 系列的 XCV200,共有 256 引脚,速度等级为 4。采用 Synplify Pro 7.1 对整个 IP Core 进行综合,时钟频率为 68.1MHz。

参考文献:

[1] 魏江力. JPEG2000 图像压缩标准基础、标准和实践[M]. 北京: 电子工业出版社, 2004. 493.

[2] OKAMOTO K. A DSP for DCT-Based and Wavelet-Based Video Codes for Consumer Application [J]. IEEE J. Solid-State Circuits, 1997, 32(3): 460-466.

[3] 刘峰, 代国定, 庄奕琪. 一种基于高速并行结构的二维 DCT/IDCT 处理器设计 [J]. 电路与系统学报, 2003, 8(3): 87-92.

[4] AGOSTINI LV, SILVA IS, BAMPPI S. Pipelined Fast 2-D DCT Architecture for JPEG Image Compression [A]. SBC-CI2001 - XIV SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEM DESIGN[C], 2001.

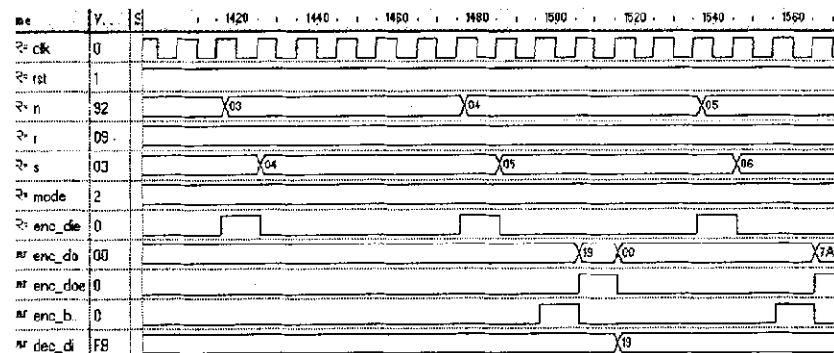


图 4 Y 分量 DC 系数的霍夫曼编码仿真结果

2 结语

本设计分析了传统的二维 DCT 间接实现方法的局限性, 万方数据

[5] 商亮, 林莉. 基于 VHDL 的哈夫曼编码器的 IP 核设计 [J]. 今日电子, 2003, (8): 21-22.

JPEG图像压缩算法的IP核设计

作者: [王镇道](#), [陈迪平](#), [文康益](#), [WANG Zhen-dao](#), [CHEN Di-ping](#), [WEN Kang-yi](#)
作者单位: [湖南大学, 应用物理系, 湖南, 长沙, 410082](#)
刊名: [计算机应用](#) [ISTIC](#) [PKU](#)
英文刊名: [JOURNAL OF COMPUTER APPLICATIONS](#)
年, 卷(期): 2005, 25 (5)
被引用次数: 2次

参考文献(5条)

1. [魏江力](#) [JPEG2000图像压缩标准基础、标准和实践](#) 2004
2. [OKAMOTO K A](#) [DSP for DCT-Based and Wavelet-Based Video Codes for Consumer Application](#) 1997 (03)
3. [刘峰](#). [代国定](#). [庄奕琪](#) [一种基于高速并行结构的二维DCT/IDCT处理器设计](#)[期刊论文]-[电路与系统学报](#) 2003 (03)
4. [AGOSTINI LV](#). [SILVA IS](#). [BAMPI S](#) [Pipelined Fast 2-D DCT Architecture for JPEG Image Compression](#) 2001
5. [商亮](#). [林莉](#) [基于VHDL的哈夫曼编码器的IP核设计](#)[期刊论文]-[今日电子](#) 2003 (08)

引证文献(2条)

1. [凌毅](#). [陈芸](#) [基于异构多核体系的汽车远程监控系统设计](#)[期刊论文]-[电子技术](#) 2010 (1)
2. [柳笛](#). [黎福海](#). [闫旭](#) [基于DSP的嵌入式图像监控系统的设计与实现](#)[期刊论文]-[计算机工程与科学](#) 2008 (2)

本文链接: http://d.g.wanfangdata.com.cn/Periodical_jsjyy200505033.aspx