

基于 FPGA 一种 OFDM 的实现

韩建文

(1. 海南大学 信息技术学院, 海南 海口 570228; 2. 琼州学院 电子信息工程学院, 海南 三亚 572022)

摘 要: 介绍了 OFDM 的基本原理, 讨论了 OFDM 调制解调的实现算法, 给出了利用 Verilog HDL 语言实现 OFDM 的 FPGA 主程序.

关键词: 调制解调; FPGA; OFDM

中图分类号: TN 914 文献标识码: A 文章编号: 1008 - 6722(2010)02 - 0014 - 03

0 引言

OFDM (正交频分复用) 是一种在多个相互正交的子载波上并行传输数据的方法. FPGA 具有强大的并行处理和计算能力, 以及丰富的存储资源和逻辑运算资源, 因此在 FPGA 器件上实现 OFDM 调制解调结构, 具有很好的通用性和灵活性.

1 OFDM 原理

OFDM 的基本思想是把高速率的信源信息流通过串并变换, 变换成低速率的 N 路并行数据流, 然后将这 N 路数据流分别调到 N 个相互正交的子载波上, 再将 N 路调制后的信号相加即得发射信号. 每个 OFDM 符号是多个经过调制的子载波信号之和. 如果用 N 表示子信道的个数, T 表示 OFDM 符号宽度, $d_i (0, 1, \dots, N - 1)$ 是分配给每个子信道的数据符号, f_c 是载波频率, 则从 $t = t_s$, 经常采用如下所示的等效基带信号来描述 OFDM 的输出信号^[3]:

$$s(t) = \sum_{i=-N/2}^{N/2} d_{i+N/2} \exp [j2\pi (f_c - \frac{i+0.5}{T}) (t - t_s)], t_s \leq t \leq t_s + T$$

上式的实部和虚部分别对应于 OFDM 符号的同相和正交分量, 在实际工程中可以分别与相应子载波的余弦分量和正弦分量相乘, 构成最终的子信道和合成的 OFDM 符号. 设计时使用 IDFT 来代替 OFDM 调制, 使用 DFT 来完成 OFDM 调制, 也正是由于快速 DFT 的引入, 才使 OFDM 技术在调制解调方面体现了巨大的优势. 典型的 OFDM 调制解调框图如图 1 所示

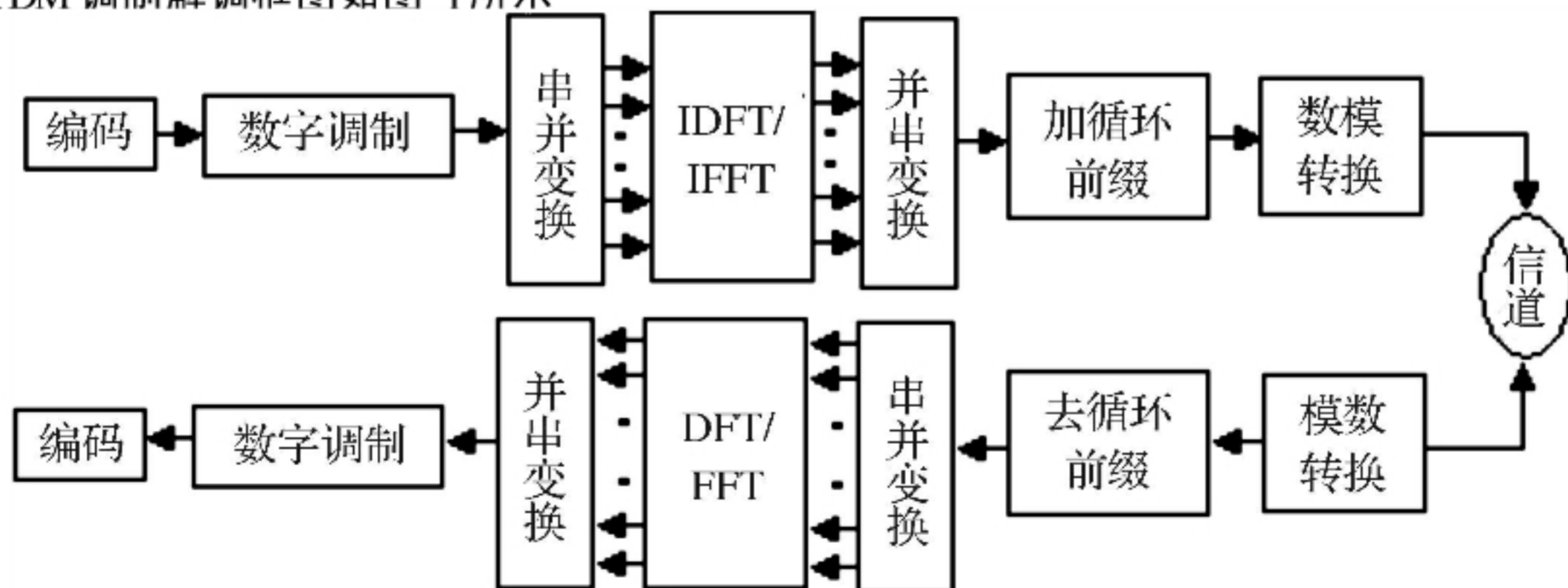


图1 OFDM调制解调框图

收稿日期: 2010 - 03 - 06

作者简介: 韩建文 (1979 -), 男, 吉林省吉林市人, 海南大学信息技术学院在读硕士, 琼州学院电子信息工程学院讲师.

基金项目: 海南省教育厅资助项目 (Hjkj2008 - 46)

2 OFDM 的调制解调

在 OFDM 实际应用中, N 点 DFT 运算需要实施次复数乘法和 $N(N-1)$ 次复数加法, 而基 2_FFT 算法只需要 $\frac{N}{2} \log_2^N$ 次复数乘法和 $N \log_2^N$ 次复数加法, 基 4_FFT 算法仅需要 $3N \log_4^N$ 次复数乘法和 $3N \log_4^N$ 次复数加法, 可见快速傅立叶变换 FFT 是减少 DFT 计算次数的一种快速有效算法. 其中基 4 算法较基 2 算法又能够极大减少加法器和乘法器的数量, 这样在可编程逻辑器件上实现时能大大减少面积和功耗, 运算速度更快, 能够满足 OFDM 技术的实时性要求. 基 8 算法虽然能够进一步减少加法器和乘法器的数量, 但其结构更加复杂, 增加了系统的不稳定性, 所以在这里采用基 4 的 FFT 算法, 其 N 点 FFT 表达式为^[4]:

$$\begin{aligned} X(4k) &= \sum_{n=0}^{\frac{N}{4}-1} [x(n) + x(n+N/4) + x(n+N/2) + x(n+3N/4)] W_{n/4}^{nk} \\ X(4k+1) &= \sum_{n=0}^{\frac{N}{4}-1} [x(n) - jx(n+N/4) - x(n+N/2) + jx(n+3N/4)] W_N^n W_{n/4}^{nk} \\ X(4k+2) &= \sum_{n=0}^{\frac{N}{4}-1} [x(n) - x(n+N/4) + x(n+N/2) - x(n+3N/4)] W_N^{2n} W_{n/4}^{nk} \\ X(4k+3) &= \sum_{n=0}^{\frac{N}{4}-1} [x(n) + jx(n+N/4) - x(n+N/2) - jx(n+3N/4)] W_N^{3n} W_{n/4}^{nk} \end{aligned}$$

3 OFDM 的 FPGA 实现

使用 Verilog 实现系统的调制解调模块, 假设数据位宽度为 16 比特. IEEE802.16a 协议中规定载波数目为 256 个, 在实现时调用 256 点 FFT 模块的 IP Core 来实现, 将工作频率设置为数据速率的 2 倍, 使 FFT/IFFT 来复用—个模块, 以节省资源. 从时延的角度出发, 且考虑到 256 为 4 的幂次方, 配置基 4 的模式^[2].

```
Module ofdm_modem (clk, reset, x_send, x_rec, y_out, mdm, y_index);
input clk;
input reset;
input[31:0] x_send; //声明 32 比特, 高 16 比特是虚部, 低 16 比特是实部
input[31:0] x_rec;
output[31:0] y_out;
output[7:0] y_index; //数据的下标
output mdm; //输出是调制信号还是解调信号
wire inv_we = 1; //1 示调制信号, 0 表示解调信号
wire[31:0] xn;
wire[49:0] xk;
reg[7:0] cnt;
reg flag;
wire fwd_inv; //产生调制、解调操作的控制信号
always@ (posedge clk) begin
if(! reset) begin
cnt <= 0;
flag <= 0;
end
cnt <= cnt + 1;
```

```

    if(cnt == 0)
        flag <= ! flag;
    else
        flag <= flag;
    end
    assign fwd_inv = reset? flag: 0; // 标志为 1 时做 FFT, 完成 OFDM 信号的调制
    assign xn[15:0] = flag ? x_end[15:0]: x_rec[15:0];
    assign xn[31:16] = flag ? x_end[31:16]: x_rec[31:16];
    // 计算 FFT 需要加载数据和完成蝶形运算两个 N 点的周期.
    assign mdm: ! flag; // 输出类型和输入类型是相反的
    assign y_out[15:0] = xk[24:9];
    assign y_out[31:16] = xk[49:34];
    ofdm_fft ofdm_fft( // 调用 IP Core
        . fwd_inv we(inv_we), . start(reset), . fwd_inv(fwd_inv),
        . clk(clk), . xn_re(xn[15:0]), xn_im(xn[31:16]),
        . xk_re(xk[24:0]), . xk_im(xk[49:25]), . xk_index(q_index));
    endmodule

```

上述程序经过 Synplify Pro 综合后得到 RTL 结构图. 调制和解调共用一个 FFT 模块, 以速度换取面积.

4 结束语

OFDM 技术由于其独特的优点, 所以在无线接入和移动高速传输中的应用非常广泛. 用可编程性强的 FPGA 来实现, 增强了灵活性, 通用性, 便于升级, 在通信领域有更广的用途.

参考文献:

- [1] Jeffrey H. Reed 等著, 陈强等译. 软件无线电工程的现代方法 [M]. 北京: 人民邮电出版社, 2004.
- [2] 田耘等著. 无线通信 FPGA 设计 [M]. 北京: 电子工业出版社, 2008.
- [3] 王洪强. OFDM 调制/解调的 FPGA 实现 [J]. 通信与广播电视, 2009, (1): 5~10.
- [4] 蒋青, 吕翊. 一种 OFDM 调制解调器的 FPGA 实现 [J]. 信息技术, 2006, (4): 47~49.

A Implementation of FPGA based on OFDM

HAN Jian - wen

(1 College of Info and Tech, Hainan University, Haikou Hainan 570228 China;

2 College of Electronic and Information Engineering, Qiongzhou University, Sanya Hainan 572022, China)

Abstract: This paper introduces the basic principles of OFDM to discuss the implementation of OFDM modulation and demodulation algorithms, and gives the use of Verilog HDL language implementation OFDM main program of the FPGA.

Key words: modem; FPGA; OFDM