

基于Xilinx FPGA的电力谐波检测的设计

刘维亮¹, 江修²

(1. 嘉兴电力局, 浙江 嘉兴 314033 ; 2. 三峡大学 电气与新能源学院, 湖北 宜昌 443002)

摘要: 凭借FPGA可并行计算的优势, FPGA已成为实现DSP的主流平台之一。Xilinx公司推出了专门针对实现DSP的设计软件——System Generator。本文采用该软件, 提出了一种针对Xilinx FPGA实现谐波检测的模块化的设计方法, 并在Spartan3A DSP开发平台上进行了硬件联合仿真验证。

关键词: DSP; Xilinx FPGA; FFT; 谐波

中图分类号: TM933

文献标识码: B

文章编号: 1001-1390(2010)08-0065-04

A Design of Harmonic Detection in Power System Based on Xilinx FPGA

LIU Wei-liang¹, JIANG Xiu²

(1. Jiaxing Electric Power Bureau, Jiaxing 314033, Zhejiang, China.

2. Electrical Engineering & Renewable Energy School, China Three Gorges Univ., Yichang 443002, Hubei, China.)

Abstract: With its advantage of parallel computing, FPGA has become a main platform of DSP implementation. Xilinx has introduced a special design for the realization of DSP – System Generator. In this paper, a modular design of harmonic detection for Xilinx FPGA is introduced, and the hardware co-simulation based on Spartan3A DSP platform has been executed.

Key words: DSP, Xilinx FPGA, FFT, harmonic

0 引言

基于FFT算法的电力系统谐波检测装置, 大多采用DSP芯片设计。DSP芯片是采用哈佛结构设计的一种CPU, 运算能力很强, 速度很快; 但是其顺序执行的模式限制了其进行FFT运算的速度。而现场可编程逻辑门阵列 (Field Programmable Gate Array, FPGA) 在近年来获得了突飞猛进的发展, 目前已成为实现数字系统的主流平台之一。与DSP相比, FPGA最大的优势就是可以进行并行计算。在进行FFT这类并行运算为主的算法时, 采用FPGA的优势不言而喻。用FPGA实现FFT算法进行谐波检测成为了一大热点。

以往FPGA的设计主要依靠硬件描述语言来完成。Xilinx公司推出了专门针对实现DSP的设计软件——System Generator。在使用FPGA为原型平台运行算法时, 它不仅能够对硬件的真实情况进行仿真, 还能够自动生成硬件实现所需要的硬件描述语言代码。与语言设计相比, 使用System Generator有三大优势: 第一, 图形化操作, 简单易用; 第二, 实现的算法能确保与仿真结果相符; 第三, 无需为仿真和实现建立不同的模型。因此, 利用System Generator可以大幅度减

少用FPGA设计DSP的工作量, 缩短开发周期^[1,2]。

1 基于FPGA的谐波检测模型的设计^[3-5]

系统总体结构如图1所示。

(1) 采样电路部分: 包括互感器及滤波电路、锁相倍频电路和A/D转换电路。

待测电压、电流信号经互感器调理电路转化成便于采样的低压信号, 经滤波器滤除检测范围外的高次谐波、高频干扰信号和噪声; 然后进入A/D转换电路, 电压、电流的模拟信号转换成可以用于计算的数字信号。锁相倍频电路用于跟踪待测信号的频率变化, 以实现信号的整周期采样。

(2) 如图1所示, 虚线框内部分由FPGA实现。最主要部分就是控制单元和FFT模块。控制单元主要由状态机的形式实现, 当接收到锁相倍频电路送来的倍频信号时, 驱动A/D转换器进行采样。A/D转换器完成一次采样, 先将数据送入到FIFO模块暂存, 当数据达到进行FFT计算所需点数后, 状态机控制FIFO模块将数据送入FFT模块进行计算。为保证数据由A/D转换电路进入FPGA时的同步, A/D转换电路中的时钟由FPGA对开发板上的时钟分频后提供。

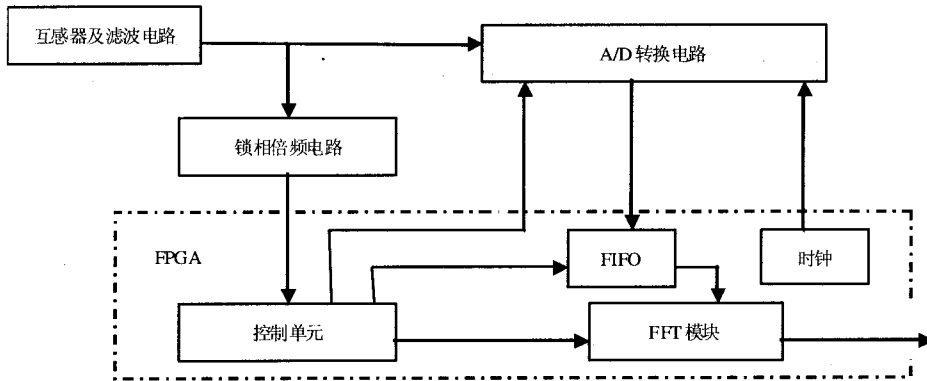


图1 谐波检测系统结构框图

Fig.1 Harmonic detection system structure diagram

FPGA部分采用模块化的设计方法。在Simulink环境下搭建仿真模型，如图2所示。模型的核心部分是FFT计算模块(FFT v4_1)，围绕它设计了数据输入子系统data_in、数据输出子系统(data_out)和控制单元模块(st_ctr)。用simulink中的信号模块模拟出电压 $u(t)$ 、电流信号 $i(t)$ ，考虑到后续数据输出控制的设计，预留

了中断信号输入INT(signal 3)，为便于仿真，其间隔时间与采样时间同步。数据输入子系统主要用于对采样数据的转换和暂存，数据输入子系统的主要包括scale模块、convert模块和FIFO模块。数据输出子系统用于对FFT计算所得的结果进行处理，计算出电压、电流基波及各次谐波的幅值和相位。

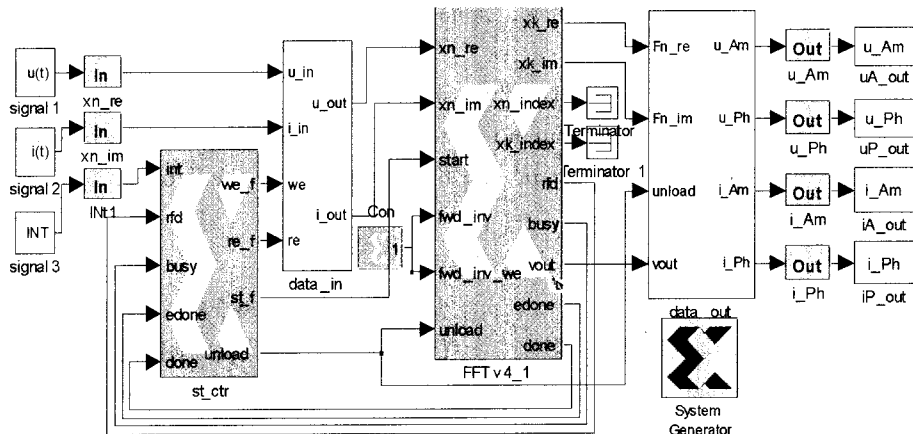


图2 单相谐波检测系统仿真模型

Fig.2 Simulation model of single phase harmonic detection system

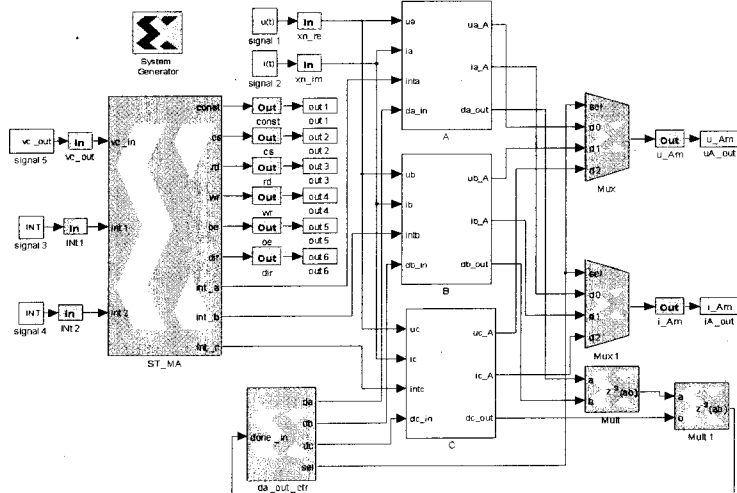


图3 三相电压、电流谐波检测模型

Fig.3 Simulation model of three-phase harmonic detection system

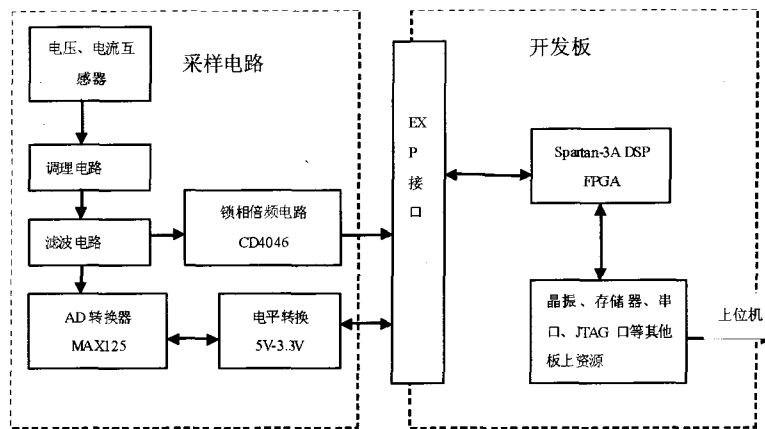


图4 系统硬件组成框图

Fig.4 Diagram of the hardware system

然后,搭建三相的电压、电流谐波检测模型(图3),其中包括了控制模块(ST_MA、da_out_ctr)和三个子系统A、B、C,每个子系统内均有一个单相谐波检测模型。控制模块ST_MA实现对整个模型运行时序的控制以及对硬件采样电路的控制;da_out_ctr用于控制数据的输出。

2 系统硬件电路设计

如图4所示,系统硬件由两大部分组成,分别是虚线框内的采样电路部分和开发板部分^[6-7]。本文采用的Spartan-3A DSP 入门级开发板是Xilinx公司出品的基于Spartan-3A DSP FPGA设计的一个开发平台。采样电路实现对三相电压、电流的整周期同步采样,其设计尺寸与Spartan-3A DSP开发板相同,通过EXP接口实现与开发板的通信。它包括:电压、电流互感器、调理电路、低通滤波电路、锁相倍频电路、AD转换器及电平转换电路。

3 硬件联合仿真与结果分析

3.1 硬件联合仿真

由于实验条件所限,本文采用的是单相220V的市电为检测对象。接入额定电压220V,标称功率800W的电加热器为负载。首先用FLUKE434型电能质量分析仪检测出该负载上的电压、电流的各次谐波参数,如表1所列,其电压总谐波畸变率 $THD_v=4.9%$,电流总谐波畸变率 $THD_i=4.8%$ 。

经采样后得到的数字信号量在0~5V之间,依照给定参数分别乘系数J、K,利用Simulink中模块生成一组表征电压、电流的数字信号作为系统的输入信号。如图5所示。

将FFT模块中的采样点数分别设置成为128、256、512、1024,并设置相应的采样频率,然后运行硬件联合仿真模型;将计算结果再乘系数1/J、1/K,得到表2~表5所示结果。

表1 某单相电路电压、电流参数

Tab.1 Voltage and current of a single phase circuit

谐波次数	基波	H3	H5	H7	H9	H11	H13	H15
u/V	229.400	10.810	0.046	0.023	2.530	0.046	0.092	0.138
i/A	2.940	0.141	0.009	0.003	0.035	0.006	0.009	0.021

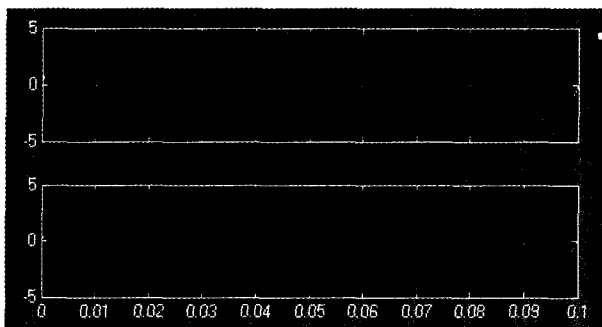


图5 电压、电流信号波形

Fig.5 Voltage and current waveform

3.2 仿真结果分析

由各表中可以看出,计算出的幅值以及根据幅值计算所得总谐波畸变率的误差都比较小。随着采样点数的增加,计算所得基波和较低次数的谐波幅值的误差和总谐波畸变率的误差并没有明显减小,而次数较高的谐波误差减小较明显。究其原因,N点FFT计算可以分解出 $0 \sim N/2 - 1$ 次谐波,N=128时就可以分解出63次以内的谐波了。而对于次数较高的谐波,采样点数的增加对其幅值误差的改善还是比较明显的。硬件实现时,在计算精度满足要求的情况下,考虑到实时性

表 2 $N=128$ 时仿真结果
Tab.2 Simulation results when $N=128$

谐波基数	基波	H3	H5	H7	H9	H11	H13	H15
u/V	229.405	10.799	0.064	0.015	2.526	0.040	0.094	0.130
i/A	2.946	0.135	0.001	0.003	0.036	0.010	0.013	0.016

* 计算所得电压总谐波畸变率 $THD_v=4.8\%$, 电流总谐波畸变率 $THD_i=4.8\%$ 。

表 3 $N=256$ 时仿真结果
Tab.3 Simulation results when $N=256$

谐波基数	基波	H3	H5	H7	H9	H11	H13	H15
u/V	229.403	10.800	0.061	0.023	2.522	0.044	0.096	0.133
i/A	2.948	0.129	0.005	0.005	0.033	0.008	0.007	0.023

* 计算所得电压总谐波畸变率 $THD_v=4.8\%$, 电流总谐波畸变率 $THD_i=4.6\%$ 。

表 4 $N=512$ 时仿真结果
Tab.4 Simulation results when $N=512$

谐波基数	基波	H3	H5	H7	H9	H11	H13	H15
u/V	229.398	10.801	0.055	0.024	2.524	0.047	0.095	0.139
i/A	2.944	0.133	0.005	0.006	0.036	0.007	0.005	0.023

* 计算所得电压总谐波畸变率 $THD_v=4.8\%$, 电流总谐波畸变率 $THD_i=4.8\%$ 。

表 5 $N=1024$ 时仿真结果
Tab.5 Simulation results when $N=1024$

谐波基数	基波	H3	H5	H7	H9	H11	H13	H15
u/V	229.407	10.801	0.054	0.025	2.526	0.044	0.095	0.140
i/A	2.945	0.131	0.005	0.006	0.039	0.008	0.005	0.019

* 计算所得电压总谐波畸变率 $THD_v=4.8\%$, 电流总谐波畸变率 $THD_i=4.7\%$ 。

的要求, 可选用 256 点 FFT 进行计算。

此外, 计算所得相位出现了很大的偏差; 原本设想通过改变待测信号参数, 分析仿真结果来推导出相位偏差的规律, 但是随着数值的改变, 相位偏差规律并不明显, 并未达到预期目的。然而, 在改变信号参数的分析过程中发现, 相位的改变对谐波幅值和总谐波畸变率的计算并没有太大影响, 计算精度基本满足要求。因此, 实际硬件实现时, 舍弃掉相位计算, 只计算出各次谐波的幅值及总谐波畸变率。

4 结束语

本文提出了一种采用基于 Xilinx FPGA 实现 FFT 算法的电压、电流谐波检测的模块化的设计方法。使用 System Generator 设计了谐波检测的模型及前端采样电路, 并以 Spartan-3A DSP 开发板为平台进行了硬件联合仿真验证。

参考文献

- [1] 纪志成, 高春能等. FPGA 数字信号处理设计教程—System Generator 入门与提高[M]. 西安: 西安电子科技大学出版社, 2008.2.
- [2] 田耕, 徐文波, 胡彬等. Xilinx ISE Design Suite 10.x FPGA 开发指南—逻辑设计篇[M]. 北京: 人民邮电出版社, 2008.11.

辑设计篇[M]. 北京: 人民邮电出版社, 2008.11.

- [3] George J. Wakileh (著), 徐政 (译). 电力系统谐波—基本原理、分析方法和滤波器设计[M]. 北京: 机械工业出版社, 2005.1.
- [4] 庞浩, 李东霞. 应用 FFT 进行电力系统谐波分析的改进算法[J]. 中国电机工程学报, 2003.23(6): 50-54.
- [5] 张伏生, 耿中行, 葛耀中. 电力系统谐波分析的高精度 FFT 算法[J]. 中国电机工程学报, 1999.19(3): 63-66.
- [7] 姜立东. VHDL 语言程序设计及应用[M]. 北京: 北京航空航天大学出版社, 2004.

作者简介:



刘维亮(1984-), 男, 硕士研究生, 从事电力系统谐波检测技术研究。Email: liuweiliang1125@163.com

江修(1969-), 男, 三峡大学副教授, 主要研究方向为智能仪表及计算机测控系统设计。Email: jiang_xiu@163.com

收稿日期: 2010-05-12

(杨长江 编发)