

文章编号: 1672-2892(2010)05-0565-05

基于 FPGA 的实时峰均比抑制算法

胡茂海, 叶江峰, 严俊, 蒋鸿宇, 张伟

(中国工程物理研究院 电子工程研究所, 四川 绵阳 621900)

摘要: 为了克服多载波传输系统具有较高峰均比(PAPR)的固有缺点, 介绍了 PAPR 的定义和目前国内外几种主要降低 PAPR 的技术。针对现行的 PAPR 抑制算法复杂度高, 实时性差, 改变信号频谱分布的缺点, 提出了一种基于现场可编程门阵列的实时 PAPR 抑制算法实现方法。该方法在对原有的 PAPR 抑制算法进行改进的基础上, 根据等效缩比原理, 使用 XILINX 公司的 Virtex-5 芯片予以实现。实验结果表明, 本方法是实时、有效、可行的。

关键词: 现场可编程门阵列; 峰均比; 等效缩比

中图分类号: TN911.72

文献标识码: A

A real-time PAPR reduction algorithm based on FPGA

HU Mao-hai, YE Jiang-feng, YAN Jun, JIANG Hong-yu, ZHANG Wei

(Institute of Electronic Engineering, China Academy of Engineering Physics, Mianyang Sichuan 621900, China)

Abstract: Multi-carrier transmission has been employed widely for communications and jamming system. But high Peak to Average Power Ratio(PAPR) of the transmitted signal is a major drawback of multi-carrier transmission system. This paper introduces the definition of PAPR and some main methods of PAPR reduction. In order to reduce the large computation complexity of traditional methods and keep the invariability of spectrum, a real-time PAPR reduction algorithm based on Field Programmable Gate Array(FPGA) has been proposed. This method improves the traditional phasing algorithm and has been implemented in Virtex-5 chip of XILINX. The experiment results show that the proposed method can reduce the PAPR with low complexity, and thus is of good practicability.

Key words: Field Programmable Gate Array; Peak to Average Power Ratio; equivalent scaling

随着通信容量和通信用户数的急剧增加, 多载波通信得到广泛应用。多个载波信号的同时叠加, 往往会出现在某些时刻信号相互增强, 在另一些时刻相互削弱的情况, 混合信号波形常表现出峰值功率和平均功率有较大的差异, 这种差异常用峰均比(PAPR)来衡量^[1]。针对不同的通信系统, PAPR 抑制采用的方式会有很大的不同, 在某随机多目标通信系统中, 要求 PAPR 抑制必须具备实时性和保持频谱分布特性, 利用目前现有的 PAPR 抑制算法来处理随机实时多载波 PAPR 抑制, 由于算法复杂, 不适合现场可编程门阵列(FPGA)运算等特点, 很难直接应用到这样的项目研制中。因此, 本文针对现行 PAPR 抑制算法复杂度高, 实时性差, 改变信号频谱分布的缺点, 提出了一种基于 FPGA 的实时 PAPR 抑制算法实现方法。该方法在对原有的 PAPR 抑制算法做适当改进的基础上, 采用 XILINX 公司的 Virtex-5 芯片予以实现。

1 常用峰均比算法

在多载波系统中, PAPR 用于描述信号包络的动态变化范围, 它定义为一段时间内信号的峰值功率与平均功率的比值。在间隔为 T 的时间内, 以分贝(dB)为单位的 PAPR 定义为:

$$PAPR\{z(t)\} = 10 \lg \frac{\|z(t)\|_{\infty}^2}{P_{av}}, \quad t_0 \leq t < t_0 + T \quad (1)$$

式中: $z(t)$ 是观测的信号; t_0 是观测开始时间; $\|z(t)\|_{\infty}^2 = \max(|z(t)|^2)$; P_{av} 是在此时间段内信号 $z(t)$ 的平均功率。

目前已有大量的文献论述了降低多载波系统 PAPR 的算法,如限幅法、压缩扩展技术、选择映射法、部分传输序列法、星座图扩展法、编码法、信号空间扩展技术、交织限幅法、虚拟子载波(Peak Reduction Carrier, PRC)、比特或符号间插技术^[2-3]等等,这些方法在一定程度上都能降低多载波系统中高的 PAPR,但是都存在着一些缺陷:1) 限幅法可以有效控制 PAPR,复杂度小,冗余度低,但由于限幅^[4-5]是一个非线性过程,这样会导致带内失真和带外辐射;2) 压缩扩展法^[6]计算量小,实现简单,但信号的失真比较大;3) 编码法^[7]可有效抑制 PAPR 值,并具有良好的纠错检错性能,但需要建立一张庞大的查询表,特别是子载波数较大时,耗费巨大的运算量;4) 选择映射法^[8]和部分传输序列法^[9]的主要优势在于,其与子载波的个数和调制方式无关,使用灵活,同时能保证系统频谱利用和平均功率基本不变,但是为了得到多路备选信息,往往需要进行多次逆离散傅里叶变换,增加了系统复杂度;5) PRC^[10]的基本思路是在所有子载波(N)中只选一部分(N_C ,简称数据子载波)用于传送信源信号,而在其余子载波($N-N_C$ 简称虚拟子载波)上插入预定的冗余数据,通过设计冗余数据降低 PAPR 最简单的方式就是在这 $N-N_C$ 个子载波上都传 0,利用这些 0 扩大信号子空间,从中选择 PAPR 较小的信号进行传输,相当于一种特殊的编码。但是寻求最优冗余数据的算法相当复杂,同时系统频谱利用率降低为以前的 N_C/N 。

以上这些算法,有的改变了信号的频谱分布,有的复杂度高而不具有实时性,都不符合用硬件实现实时 PAPR 抑制处理的条件。为了寻求一种简单、有效、实时性强,且不改变信号频谱的 PAPR 抑制算法,笔者选择对复杂度较低的相位法进行改进来实现 PAPR 抑制方案。

2 算法改进

根据多载波系统相位法 PAPR 抑制算法,多载波信号的表达式为:

$$z(t) = \sum_{k=1}^N A_k \cos(2\pi f_k t + \theta_k) \quad (2)$$

式中: A_k 为每个载波信号的幅度; N 为载波个数; f_k 为每个载波的频率; θ_k 为每个载波的初始相位。

在每个载波幅度相等的情况下,为了使合成信号 $z(t)$ 的峰值幅度尽可能小,就需要为每一个载波的初始相位选择恰当的值。顾名思义,相位法就是通过寻找一种能让系统的 PAPR 最低的初始相位组合,优化系统中各个子载波的相位,从而达到各个子载波的相位在时间域中不能在同一时刻达到连续的一致。

令起始时间为 0,这时多载波信号的平均功率 $P_{av} = E\{|z(t)|^2\}$ 。设信号幅度 $A_k=1$,其合成信号的平均功率 P_{av} :

$$\begin{aligned} P_{av} &= \frac{1}{T} \lim_{T \rightarrow \infty} \int_0^T \left(\sum_{k=1}^N \cos(2\pi f_k t + \theta_k) \right)^2 dt = \\ &= \frac{1}{T} \lim_{T \rightarrow \infty} \int_0^T (\cos(2\pi f_1 t + \theta_1) + \cos(2\pi f_2 t + \theta_2) + \dots + \cos(2\pi f_{k-1} t + \theta_{k-1}) + \cos(2\pi f_k t + \theta_k))^2 dt = \\ &= \frac{1}{T} \lim_{T \rightarrow \infty} \int_0^T (\cos^2(2\pi f_1 t + \theta_1) + \cos^2(2\pi f_2 t + \theta_2) + \dots + \cos^2(2\pi f_{k-1} t + \theta_{k-1}) + \cos^2(2\pi f_k t + \theta_k) + \\ &\quad \cos(2\pi f_1 t + \theta_1) \cos(2\pi f_2 t + \theta_2) + \dots + \cos(2\pi f_{k-1} t + \theta_{k-1}) \cos(2\pi f_k t + \theta_k)) dt \end{aligned} \quad (3)$$

因为 $\frac{1}{T} \lim_{T \rightarrow \infty} \int_0^T \cos(2\pi f_j t + \theta_j) \cos(2\pi f_k t + \theta_k) dt = 0$, $\frac{1}{T} \lim_{T \rightarrow \infty} \int_0^T \cos^2(2\pi f_k t + \theta_k) dt = \frac{1}{2}$, 则有:

$$P_{av} = \frac{1}{T} \lim_{T \rightarrow \infty} \int_0^T \left(\sum_{k=1}^N \cos(2\pi f_k t + \theta_k) \right)^2 dt = \frac{N}{2} \quad (4)$$

将式(4)代入式(1)得:

$$PAPR\{z(t)\} = 10 \lg \frac{(\max(|z(t)|))^2}{N/2}, \quad t_0 \leq t < t_0 + T \quad (5)$$

由于处理的信号载频都在较高频段,无法用现有器件对该频段信号直接进行 PAPR 抑制算法处理,因此在不影响 PAPR 抑制效果的前提下,为了让 PAPR 抑制算法用硬件实现,保证算法的实时性,对 PAPR 抑制算法做进一步的处理。

在改进相位法的基础上,对需要处理的高频信号先做等效缩比,再用等效缩比后的信号频率做 PAPR 抑制算法,计算得出的相位组合就是所寻找的能让系统的 PAPR 最低的初始相位组合。

等效缩比是针对信号处理时所需的高频信号无法在硬件中实现的问题而提出的,是将高频信号根据线性频率折叠,降低到合适的中频上去,然后对中频信号进行相应的信号处理,其处理结果能有效代表未经线性频率折叠

的高频信号的处理结果。等效缩比能有效降低处理的信号频率要求, 便于硬件实现。

具体等效缩比方法是, 采用 4 MHz~6 MHz 的带内信号等效实际信号频段的带内信号, 给定任意的信号频率, 通过一定线性公式的频率折叠, 获得 4 MHz~6 MHz 信号频率; 在此基础上采样率定为最高频率(6 MHz)的 30 倍, 即 FPGA 的信号采样定为 180 MHz, 这样选择的 PAPR 抑制算法就能用硬件快速实现。为了适应工程需求, 保证算法的实时性, 采用了 2 000 万门级的 FPGA 芯片。根据算法要求, 每一路信号采 50 000 个点, 最大 10 路信号, 则算法需要 $50\,000 \times 10 \times 100 = 5 \times 10^7$ 个周期来完成。每个周期控制在一个时钟周期以内, 则算法完成时间为:

$$\frac{5 \times 10^7}{18 \times 10^7} \approx 0.278 \text{ s} < 1 \text{ s} \quad (6)$$

通过 Matlab 仿真比较了信号经等效缩比前后 PAPR 抑制效果, 其仿真结果见图 1。

由仿真得到: 多载波信号未经 PAPR 抑制算法的 $PAPR=9.031\,3 \text{ dB}$, 直接对原信号进行 PAPR 抑制得到的 $PAPR=5.062\,4 \text{ dB}$, 对信号进行等效缩比后再进行 PAPR 抑制, 得到的 $PAPR=5.465\,7 \text{ dB}$ 。2 种方案都对多载波信号有相近的 PAPR 抑制效果, 也都保持了与原信号功率分布的一致。仿真结果表明: 经过等效缩比后, 其 PAPR 抑制性能没有大的改变, 但算法要求的采样频率降低到了硬件可实现的程度。

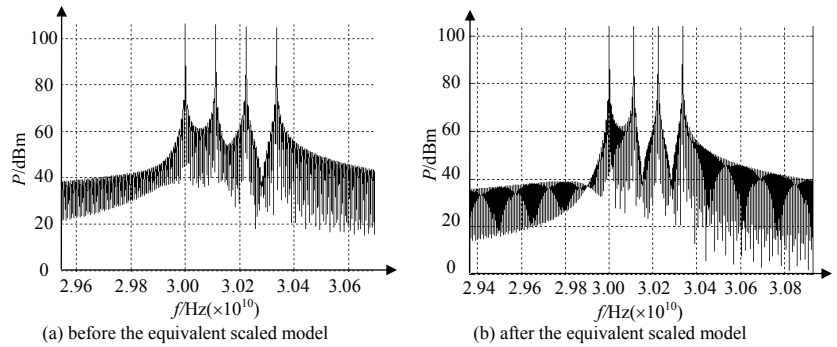


Fig.1 Comparison of spectrum before and after equivalent scaled in PAPR reduction system
图 1 等效缩比前后 PAPR 抑制后的信号频谱图

3 算法实现及结果分析

根据对算法复杂度和实时性要求, 采用 XILINX 公司 XC5LX220 芯片, 该芯片是 XILINX 公司的高端产品, 可以工作在极高工作时钟频率下(500 MHz), 拥有大量内部 RAM 资源(6 912 Kb), 128 个 DSP48E Slices, 使用 FPGA 直接生成直接数字合成器(Direct Digital Synthesizer, DDS)信号^[11], 再对信号做 PAPR 抑制处理, 这样就满足了实时 PAPR 抑制算法的设计要求。根据 PAPR 抑制方案, 其 FPGA 内硬件编程架构见图 2。

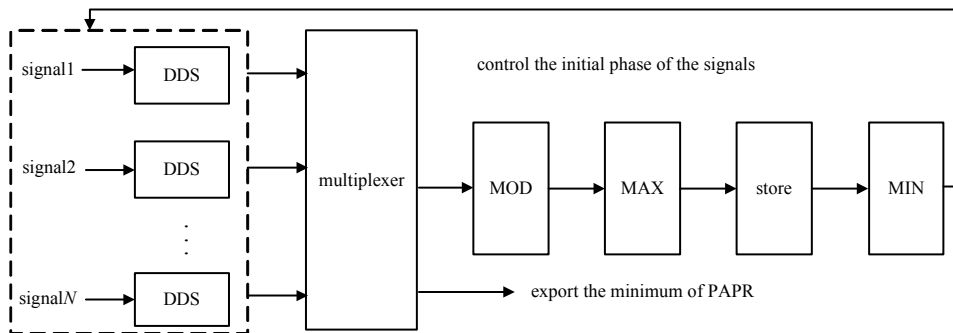


Fig.2 Implementation of PAPR reduction algorithm based on FPGA
图 2 PAPR 抑制硬件编程实现原理框图

利用 FPGA 直接生成 n 路信号, 经 DDS 采样后相加, 得到的合路信号找出其绝对值最大的值, 然后将最大值与相对应的相位值存起来, 接着改变各路信号的相位, 继续搜索, 直到全部相位搜索完成, 再在存储的所有最大值中找出一个最小值, 最小值所对应的相位作为各路信号的初始相位, 将利用这些初始相位控制干扰样式的产生, 这样得到的合路信号就是最小 PAPR 的合路信号。

将硬件实现的运算结果与 Matlab 理论仿真的结果进行比较验证, 其结果见图 3 和图 4, 横坐标 N 为信号路数, 纵坐标为 PAPR 值, 线 x 和 x_1 是 Matlab 理论仿真 PAPR 抑制算法后的 $PAPR$ 值, 线 y 和 y_1 是根据硬件算法后得到的相位值, 再代入 Matlab 算出的 $PAPR$ 值, 线 z 和 z_1 是根据硬件算法直接算出的 $PAPR$ 值。

根据仿真结果表明, 硬件实现算法的 PAPR 抑制效果和理论仿真非常接近, 算法在 0.22 s 内完成, 满足了实时性要求; 在载波数为 10 的情况下系统优化能力可达 6 dB。但如果直接用幅度输出表示 PAPR 抑制效果则有一

定误差, 误差范围在 1 dB 以内, 误差是由于在产生 DDS 信号时, 数据的位数截断而造成的。不过系统应用的不是幅度输出值而是相位值, 相位值和理论仿真的结果是非常接近的。

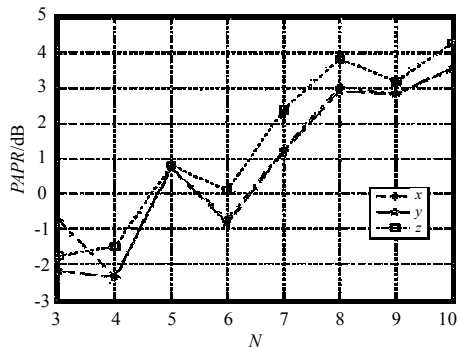


Fig.3 Comparison of theoretical simulation curve and measured curve with 0.3 MHz frequency spacing
图3 在载波间隔 0.3 MHz 情况下(3~10)路信号理论仿真和硬件实现结果比较

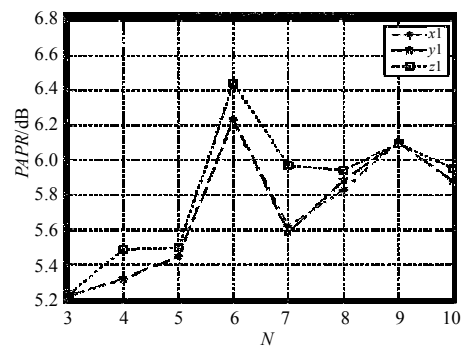


Fig.4 Comparison of theoretical simulation curve and measured curve with 90 MHz frequency spacing
图4 在载波间隔 90 MHz 情况下(3~10)路信号理论仿真和硬件实现结果比较

4 结论

本文在介绍 PAPR 及其常用抑制方法的基础上, 着重对传统的相位寻优法进行了改进, 并根据等效缩比原理降低了信号频率对硬件平台的要求, 采用 XILINX 公司的 Virtex-5 芯片建立了算法硬件平台, 实现了一种实时、有效且不改变信号频谱分布的 PAPR 抑制算法。实际测试结果表明, 基于 FPGA 实现的 PAPR 抑制算法, 具有良好的 PAPR 抑制性能, 且实时性强, 在多目标遥测系统、正交频分复用技术系统、多载波通信对抗系统中具有广阔的应用前景。

参考文献:

- [1] Barreto A N. Controlling the peak-to-average power ratio in OFDM-based wireless-LAN systems[C]// The 55th IEEE Vehicular Technology Conference. NJ,USA:IEEE Press Piscataway, 2002,2:762-766.
- [2] Breiling M,Muller S H,Huber J B. SLM peak-power reduction without explicit side information[J]. IEEE Comm. Letters, 2000, 5(6):239-241.
- [3] Hieu N T,Kim SW,Ryu H G. PAPR reduction of the low complexity phase weighting method in OFDM communication system[J]. IEEE Trans. Consumer Electronics, 2005,51(3):776-782.
- [4] Oehiai H,Imai H. Performance analysis of deliberately clipped OFDM signals[J]. IEEE Trans. Commun., 2002,50(1):89-101.
- [5] 陈宇. 基于 OFDM 技术的中压电力线通信中降峰平比设计[J]. 信息与电子工程, 2007,5(3):174-177. (CHEN Yu. Design of Lower Peak-to-Average Power Ratio in Medium-Voltage Power Line Communication Based on OFDM[J]. Information And Electronic Engineering, 2007,5(3):174-177.)
- [6] Wang X,Tjhung T T,Ng C S. Reduction of peak-to-average power ratio of OFDM system using a companding technique[J]. IEEE Trans. Broadcast, 1999,45(3):303-307.
- [7] Paterson,Kenneth G. Generalized reed-muller Codes and Power control in OFDM Modulation[J]. IEEE Transactions on Information Theory, 2000,46(1):104-120.
- [8] Bauml R,Fiseher R,Huber J. Reducing the peak-to-average power ratio of multicarrier modulation by selected mapping[J]. Electron. Lett., 1996,32(22):2056-2057.
- [9] Cimini Jr L J,Sollenberger N R. Peak-to-average power ratio reduction of an OFDM signal using Partial transmit sequences[J]. IEEE Communications Letters, 2000,4(3):86-88.
- [10] Schmidt H,Kammeyer K D. Reducing the Peak to average Power ratio of multicarrier signals by adaptive subcarrier selection[C]// IEEE CUPC'1998. Florence,Italy:[s.n.], 1998,2:933-937.
- [11] 叶江峰. 通用可编程综合基带信号源的系统设计[C]// 第十四届全国遥测遥控技术年会论文集. 厦门:[s.n.], 2006: 193-198. (YE Jiang-feng. Design of signal source of general programmable comprehensive base band telecontrol and telemetry technology[C]// The fourteenth Telemetry Tracking and Command conference corpus. Xiamen:[s.n.], 2006:193-198.)

- power supply, 2006,30(10):860-862.)
- [3] Kazacos M,Cheng M,Skyllas K M. Vanadium redox cell electrolyte optimization studies[J]. Journal of Applied electrochemistry, 1990,20(3):463-467.
- [4] 滕祥国,赵永涛,武增华,等. 温度对钒电池性能的影响[J]. 电源技术, 2009,33(7):587-589. (TENG Xiang-guo,ZHAO Yong-tao,WU Zeng-hua,et al. Effects of temperature on the performance of vanadium redox flow battery[J]. The technology of power supply, 2009,33(7):587-589.)
- [5] 吕正中,胡嵩麟,武增华,等. 全钒氧化还原液流储能电堆[J]. 电源技术, 2007,31(4):318-321. (LV Zheng-zhong,HU Song-lin,WU Zeng-hua,et al. Vanadium redox flow energy storage stack[J]. The technology of power supply, 2007,31(4):318-321.)
- [6] 张承宁,朱正,张玉璞,等. 电动汽车动力电池组管理系统设计[J]. 计算机工程与应用, 2006,42(25):220-222. (ZHANG Cheng-ning,ZHU Zheng,ZHANG Yu-pu,et al. Design on Management System for Traction Battery Packs in Electric Trans. Vehicle[J]. Computer Engineering & Application, 2006,42(25):220-222.)
- [7] 祁娜,姚舜. 单体电池电压采集系统设计与实现[J]. 鱼雷技术, 2008,16(2):42-45. (QI Na,YAO Shun. Design and implementation of Single Battery Voltage Sampling System for Wire-guided Torpedo[J]. Torpedo technology, 2008,16(2):42-45.)
- [8] Linear. LTC6802-1 Multicell Battery Stack Monitor(datasheet)[EB/OL]. (2008-09-26). <http://www.etmchina.com/>.

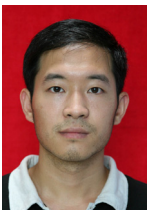
作者简介：



漆阳华(1983-), 男, 四川省遂宁市人, 硕士, 主要从事测控技术研究与应用.email:creatist@163.com.

(上接第 568 页)

作者简介：



胡茂海(1982-), 男, 四川省遂宁市人, 研究实习员, 主要从事数字信号处理研究工作.email:humaohai@xleda.com.

叶江峰(1974-), 男, 江西省安福县人, 副研究员, 主要从事数字信号处理研究工作.

严俊(1981-), 男, 四川省绵阳市人, 研究实习员, 主要从事数字信号处理研究工作.

蒋鸿宇(1983-), 男, 四川省绵阳市人, 中国工程物理研究院电子工程研究所博士研究生, 主要从事高速率数字采集、通信信号处理相关研究.

张伟(1986-), 男, 四川省德阳市人, 研究实习员, 主要从事数字信号处理研究工作.